

# 邵阳职业技术学院

## 毕 业 设 计

产品设计	工艺设计	方案设计
		√

设计题目：基于 FPGA 智能电梯控制系统设计

学生姓名：易超群

学 号：201810300186

系 部：电梯工程学院

专 业：电梯工程技术

班 级：电梯 1181 班

指导老师：王福佳

二 0 二 一 年 六 月 一 日

# 目 录

一、设计思路.....	1
二、电梯控制系统的分析.....	2
(一)选题的背景.....	2
(二)电梯控制的研究背景 .....	2
(三)设计的具体目的及控制要求.....	2
(四)电梯控制系统状态图分析.....	3
三、电梯控制系统的设计与实现.....	4
(一)MAX+PLUSII 的介绍.....	4
(二)电梯控制系统的 VHDL 语言设计及仿真 .....	5
(三)电梯控制系统的实验平台实现 .....	12
四、结论.....	14
参考文献.....	15
致谢.....	16

# 智能电梯控制系统的设计

## [摘要]

本设计是基于 FPGA 的电梯控制器的研究，是电梯控制的核心技术，通过电梯控制器可以对电梯运行模式和状态进行全面的控制，这也是此次毕业设计的研究重点；由于 FPGA 技术近些年来蓬勃发展，而且在很多领域已经应用的十分成熟，所以用 FPGA 可以实现对电梯精确、稳定、实时性控制，同时用于 FPGA 开发的芯片都是一些微处理器芯片，便于集成和智能化设计。

[关键词] FPGA VHDL 电梯 状态机

## 一、设计思路

平时我们上课或者是上自习都去过图书馆，免不了坐坐电梯，对它的基本工作原理我们有知道多少了，这次我们要制作一个智能电梯控制器，必须对它的工作原理有十分清晰的了解。我们设计的智能电梯控制器应该可以实时接受各楼层的上下请求信号及电梯内部的停靠请求，然后根据这些请求实现对电梯正确的控制：

除了顶层和底层外，各楼层均设有上下请求开关，顶层和底层分别设有下降和上升请求开关，这一点应该不难理解；电梯内设有乘客到达层次的请求开关。

电梯每 1s 上升或下降一层。

电梯到达有停站请求的楼层后，经过 1s 后电梯门打开，开门指示灯亮，开门 5s 后电梯指示灯灭，电梯继续运行，直至运行完最后一个请求后停靠在当前层。以上是我们所应实现的基本功能。我在序言中也讲到了，“应用有限状态机”实现电梯的实时控制是最好不过的方法了，通过我的分析以及参考图书馆的有关书籍，也少不了参照一些网上的程序，最后总结出了电梯正常运行的七个状态：上升、下降、上升的过程中途停止、下降的过程中途停止、开门、关门、等待状态。电梯在上述七个状态间的转移是通过三段式状态机来实现的，各状态间的转移大体与生活中的电梯运转一致，方向为第一优先准则，这就是王老师给我们的技术指标。电梯在运转时先响应同方向上的请求，只有当同方向上的请求响应完后，才能转而响应不同方向上的请求。初始化状态为 1 楼等待门是关闭的。这个就不用多解释了。除了我对电梯的运行规律做出如上的分析外，我的另一个选择开发智能电梯控制器的原因是我想锻炼一下自己的逻辑思维和分析复杂问题的能力。

## 二、电梯控制系统的分析

### (一) 选题的背景

随高层楼宇的增加，电梯越来越多的走进了人们的生活，对人们的生活的影响越来越大。为了让电梯更好的服务人们，各种电梯新技术不断地发展起来。随着人们生活水平的不断提高，经济的快速发展和生产生活的需要，城市高层建筑如雨后春笋拔地而起。与此相应，作为一种可以垂直升降运输的工具—电梯也得到迅猛的发展。现在，电梯已完全融入我们的生活、工作及学习中，人们越来越离不开它。因此，它的安全可靠性、迅速准确性、舒适性，对人们来说都是非常重要的。

### (二) 电梯控制的研究背景

电梯控制系统是一个相当复杂的逻辑控制系统。系统要同时对几百个信号进行接收、处理。由于用户对电梯功能的要求不断提高，其相应控制方式也在不断变化。随着 EDA 技术的快速发展，基于 FPGA 的微机化控制已广泛应用于电梯电路设计与控制的各个方面。

### (三) 设计的具体目的及控制要求

使用 FPGA 完场 6 层的电梯控制系统。可以使用状态机实现。要求指示电梯所在楼层位置等其他必要的信号。通过仿真结果验证其正确性，并在开发板上进行硬件测试。系统的要求如下：

电梯共有 6 层。电梯运行规则：上升时：响应比当前位置高的上楼要求，由下往上逐个执行；如果楼层有下楼请求，直接升到由此请求的最高层，然后进入下降模式。进入下降模式后，只响应比当前位置低的下楼请求，由上到下逐个执行。电梯有 6 层，每 1 秒上升或者下降 1 层。

有信号灯指示电梯处于上升或者下降状态，并有数码管显示电梯到达层数。

每一层有信号灯指示该层电梯门状态，有两个按键分别响应上升或下降的请求每一层电梯内部有乘客到达楼层的停站请求开关及其显示。

电梯到达有停站请求的楼层后，电梯门打开，指示灯亮，4 秒后电梯门关闭，指示灯灭，直至执行完。最后停在发出最后一个请求的楼层。

电梯的初始位置为一层，处于开门状态。

#### (四) 电梯控制系统状态图分析

最开始我根据 DE2 板子所能提供的资源，把楼层数设为 6 层。从我查阅的书籍中我总结了两点是我可以借鉴的。首先，是怎样处理数量繁多的电梯输入信号，如果采用分情况讨论的话，程序一路写完，复杂度肯定是不堪设想，而且我还不保证是否分析到所有的情况了。

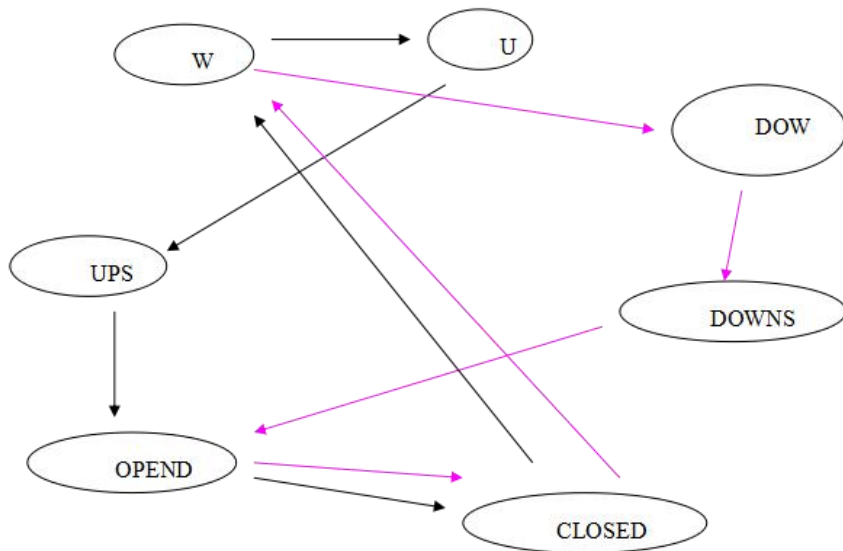


图 1 电梯状态转换图

以上是我分析的两种基本的电梯状态转换图：

黑线：WAIT TO UP TO UPSTOP TO OPENDOOR TO CLOSEDOR TO WAIT

粉红色线：WAIT TO DOWN TO DOWNSTOP TO OPENDOOR TO CLOSEDOR TO WAIT

由于状态转换的输入条件实在太多，在此我不画出，读者可以自行在程序（附有详细注释）中领会。我的程序中采用的是标准的 MEALY 型状态状态机。而且是老师建议的三段式的结构来写的。不过我有一点不明白的就是为什么在我的 QUARTUS7.1 中运用 RTL VIEW 不能显示出这个三段式的有限状态机。不过我

会继续努力一下的，目前我智能用图形框来表示这个状态的流程了。

### 三、电梯控制系统的设计与实现

#### (一) MAX+PLUSII 的介绍

Max+plusII(或写成 Maxplus2,或 MP2) 是 Altera 公司推出的第三代 PLD 开发系统(Altera 第四代 PLD 开发系统被称为: QuartusII, 主要用于设计新器件和大规模 CPLD/FPGA).使用 MAX+PLUSII 的设计者不需精通器件内部的复杂结构。设计者可以用自己熟悉的设计工具(如原理图输入或硬件描述语言)建立设计, MAX+PLUSII 把这些设计转自动换成最终所需的格式。其设计速度非常快。通常可将 FPGA/CPLD 设计流程归纳为以下 7 个步骤, 这与 ASIC 设计有相似之处。

1.设计输入。在传统设计中, 设计人员是应用传统的原理图输入方法来开始设计的。自 90 年代初, Verilog、VHDL、AHDL 等硬件描述语言的输入方法在大规模设计中得到了广泛应用。

2.前仿真(功能仿真)。设计的电路必须在布局布线前验证电路功能是否有效。(ASCI 设计中, 这一步骤称为第一次 Sign-off) PLD 设计中, 有时跳过这一步。

3.设计编译。设计输入之后就有一个从高层次系统行为设计向门级逻辑电路设转化翻译过程, 即把设计输入的某种或某几种数据格式(网表)转化为软件可识别的某种数据格式(网表)。

4.优化。对于上述综合生成的网表, 根据布尔方程功能等效的原则, 用更小更快的综合结果代替一些复杂的单元, 并与指定的库映射生成新的网表, 这是减小电路规模的一条必由之路。

5.布局布线。在 PLD 设计中, 3-5 步可以用 PLD 厂家提供的开发软件(如 Maxplus2) 自动一次完成。

6.后仿真(时序仿真) 需要利用在布局布线中获得的精确参数再次验证电路的时序。(ASCI 设计中, 这一步骤称为第二次 Sign-off)。

7.生产。布线和后仿真完成之后, 就可以开始 ASCII 或 PLD 芯片的投产。同

样，使用 Maxplus2 基本上也是有以上几个步骤，但可简化为：设计输入,设计编译,设计仿真。

## (二) 电梯控制系统的 VHDL 语言设计及仿真

### 1.模块示意图和输入输出描述

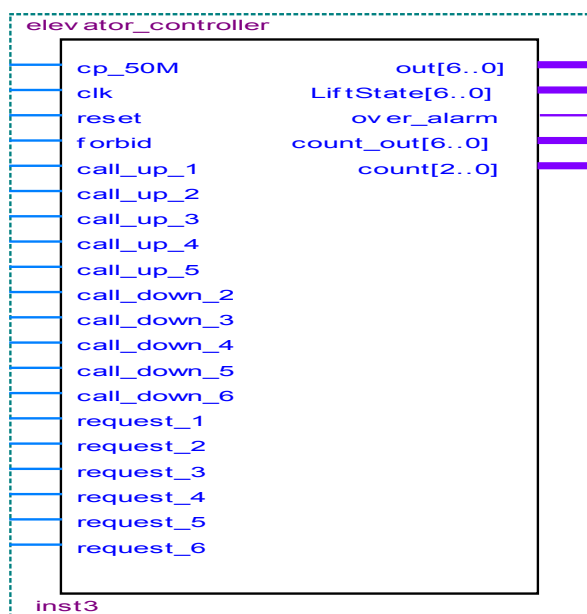


图 2 电梯主控模块

端口声明:

Input Port:

call\_up\_1, call\_up\_2, call\_up\_3, call\_up\_4, call\_up\_5 分别为 1-5 楼的上行请求信号,

call\_down\_2, call\_down\_3, call\_down\_4, call\_down\_5, call\_down\_6 则分别为 2-6 楼的下行请求信号

request\_1, request\_2, request\_3, request\_4, request\_5, request\_6 则分别为电梯内部的停靠 1-6 楼的请求

上述各端口均为有请求时，输入为高电平,否则为低电平;

clk 分别为状态转移时钟，reset 为复位信号

Output Port:

PosOut 输出当前电梯所在的楼层,DoorFlag 为开门标志,UpDnFlag 为电梯上下标志



LiftState 输出当前电梯的状态。

PosOut 取值可为：

6'b000001,6'b000010,6'b000100,6'b001000,6'b010000,6'b100000 分别代表电梯处在 1,2,3,4,5,6 楼。这样编码的话,有利于后面的比较判断。

DoorFlag 取值可为 1'b0,1'b1,分别代表当前门是关闭和当前门是打开的。

UpDnFlag 取值可为 2'b00,2'b01,2'b10,分别代表当前电梯是上升的,下降的和静止的。

LiftState7'b0000001,7'b0000010,7'b0000100,7'b0001000,7'b0010000,7'b0100000,7'b1000000,

分别电梯处于等待模式、上升模式、下降模式、上升停止,下降停止、开门和关门等 7 个状态。

2.分频模块 frequency\_div:

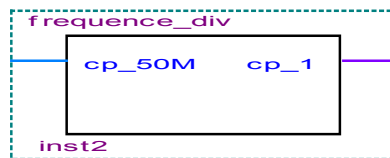


图 3 分频模块

端口说明：

Input ports:

cp\_50M;

output ports:

cp\_1;

3.电梯状态仲裁器 arbitrator:



图 4 电梯状态仲裁器

端口说明：

Input ports:

elevator\_state;

count\_in;

output ports:

output open\_enable,stop\_enable,up\_enable,down\_enable,close\_enable;

LCD 驱动模块 DE2\_Default:

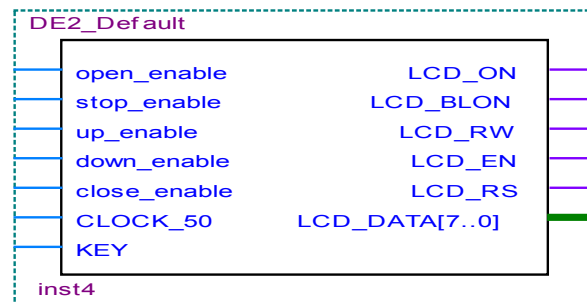


图 5LCD 驱动模块

端口说明:

Input ports:

input open\_enable,stop\_enable,up\_enable,down\_enable,close\_enable;

input CLOCK\_50; // 50 MHz

input KEY;

output ports:

inout [7:0] LCD\_DATA; // LCD Data bus 8 bits

output LCD\_ON; // LCD Power ON/OFF

output LCD\_BLON; // LCD Back Light ON/OFF

output LCD\_RW; // LCD Read/Write Select, 0 = Write, 1 = Read

output LCD\_EN; // LCD Enable

output LCD\_RS; // LCD Command/DataSelect, 0= Command, 1 = Data

#### 4.模块设计过程

(1) 电梯主控制器模块 elevator\_controller: 信号并置部分,三段式有限状态机部分,计数器部分。

(2) 分频模块 frequency\_div: 这段分频器完成对 50Mhz 的 1 分频操作。采用传统的“一半就翻转”的计数技巧。

(3) 电梯状态仲裁器 arbitrator: 完成电梯信号到 LCD 控制的信号转换。其

中也采用了“电梯主控制器”中的信号并置的思想。这一点可以在我的程序中十分清楚的看到，在此我不再赘述。

(4) LCD 驱动模块 DE2\_Default: 这个模块我是采用“拿来主义”的。因为是 DE2 板子提供的源程序，所以编写起来还算比较轻松。就只加了一个“根据不同的输入产生不同的输出”的模块。中途还遇到了字符型液晶不能更新的问题，不过在同学的帮助下，最终还是解决了。

## 5.波形仿真

(1) 当电梯处于初始状态时，电梯在高层有向下的请求时：

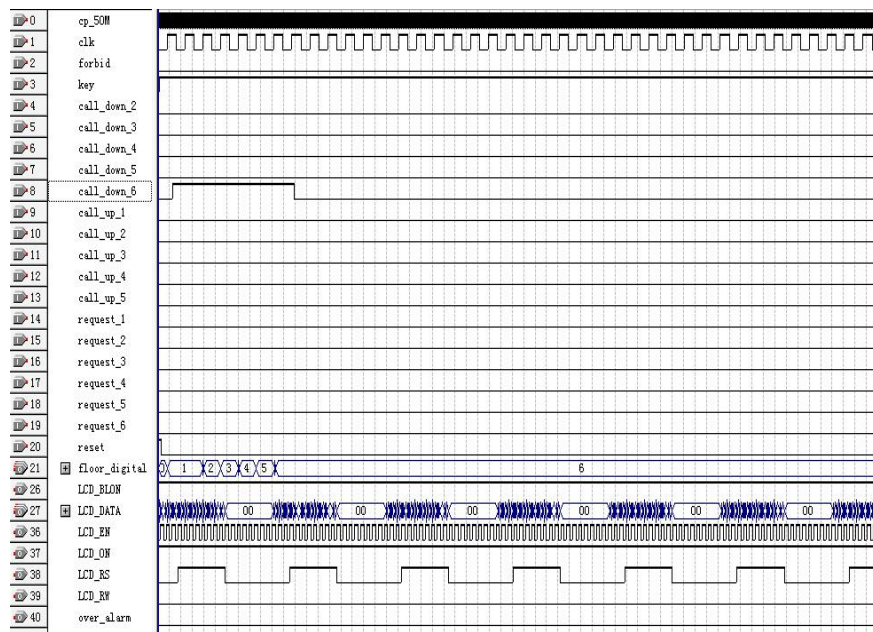


图 6 软件界面截图

(2) LCD 的显示由于数据太多，所以单独显示如下：

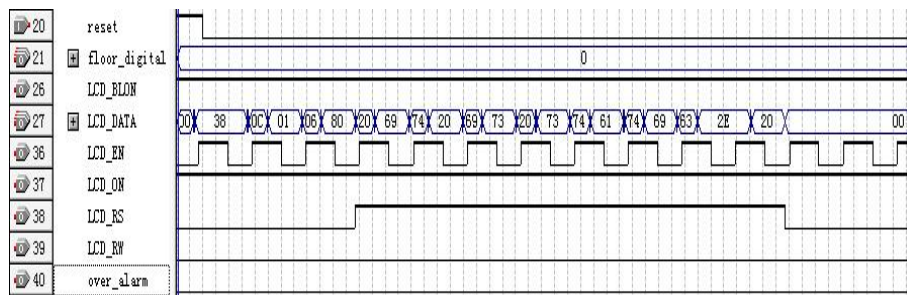


图 7 软件界面截图

首先显示：“ it is static.. ”

随后会显示：

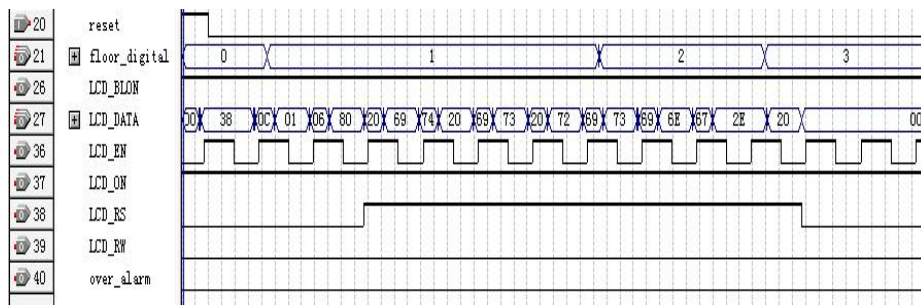


图 8 软件界面截图

以上的字符发送到液晶显示模块之后，可以显示 “ door is rising.. ”

随后会显示：

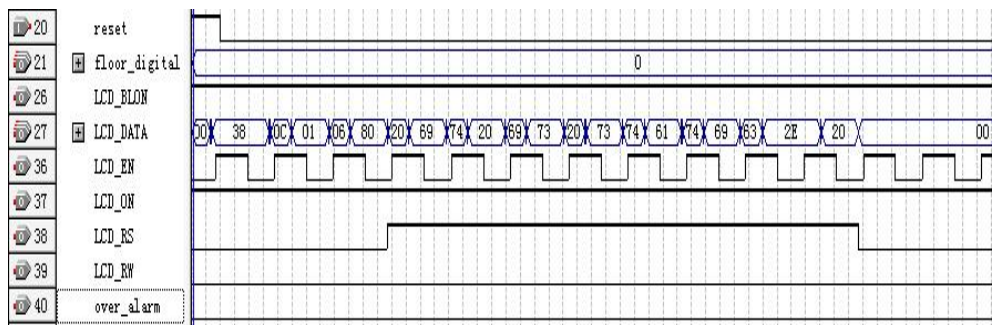


图 9 软件界面截图

可以显示 “ it is static.. ”

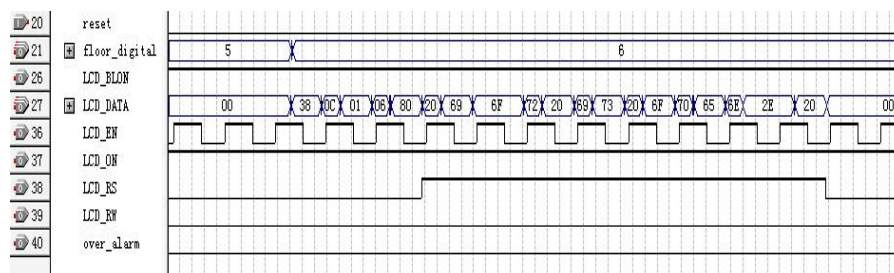


图 10 软件界面截图

以上的字符发送到液晶显示模块之后，可以显示 “ door is opening.. ”

随后会显示：

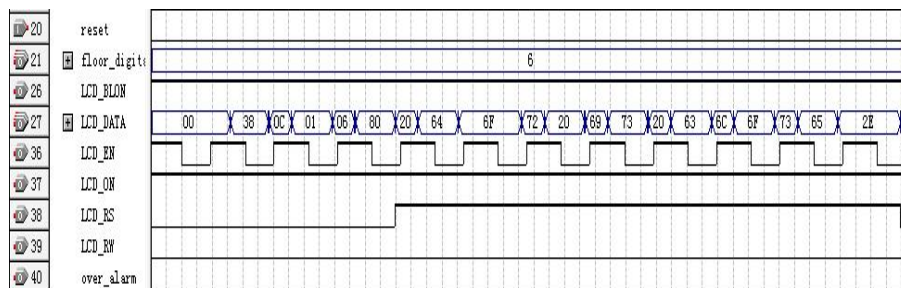


图 11 软件界面截图

以上的字符发送到液晶显示模块之后，可以显示 “ it is closing.. ”

最后会显示下列字符，电梯重新回到初始等待状态：

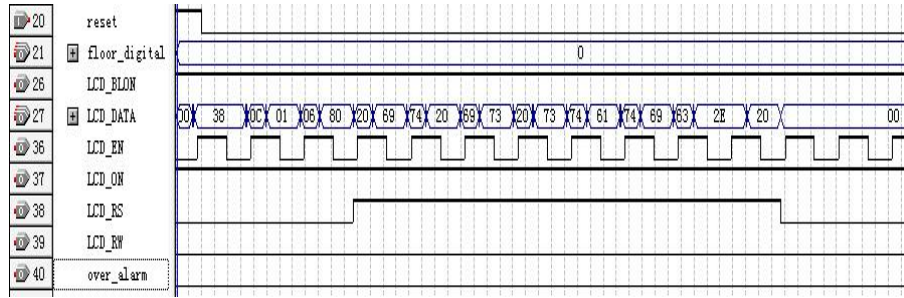


图 12 软件界面截图

以上可以显示 “ it is static.. ”

说明：由于 LCD 显示波形会占用比较多的空间，所以以上我仅以在高层有向下的请求为例来说明，电梯的状态完全可以通过 LCD 来正确地显示出来。鉴于此，我的下面的波形将不展示 LCD 显示部分的波形图。

(3) 当电梯停在 6 楼处于等待状态时，在 1 楼和 2 楼同时有向上的请求时：

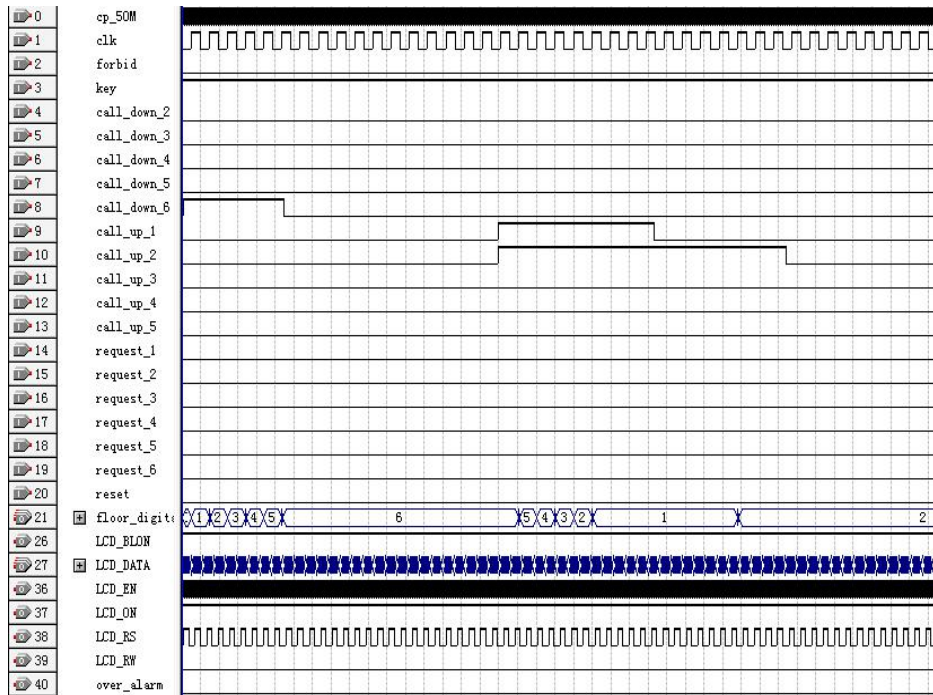


图 13 软件界面截图

(4) 当电梯停在 1 楼处于等待状态时，在 6 楼和 5 楼同时有向下的请求时：

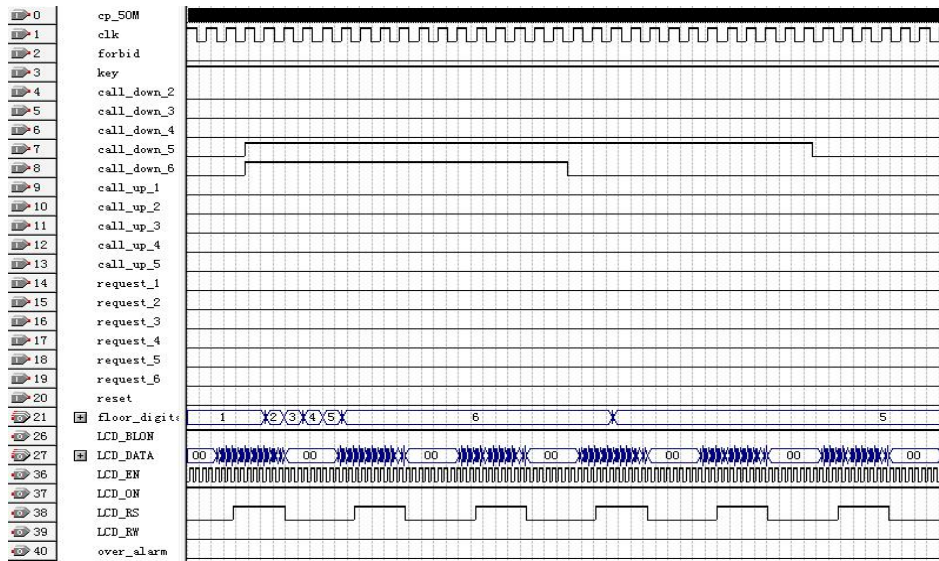


图 14 软件界面截图

(5) 当电梯停在 6 楼时，有在 5 楼的向下的请求时，电梯应该先到五楼，电梯内部请求到 1 楼，如果电梯在下降的过程中，有在 2 楼的向上的请求时，电梯应该先相应内部请求，然后相应外部请求：

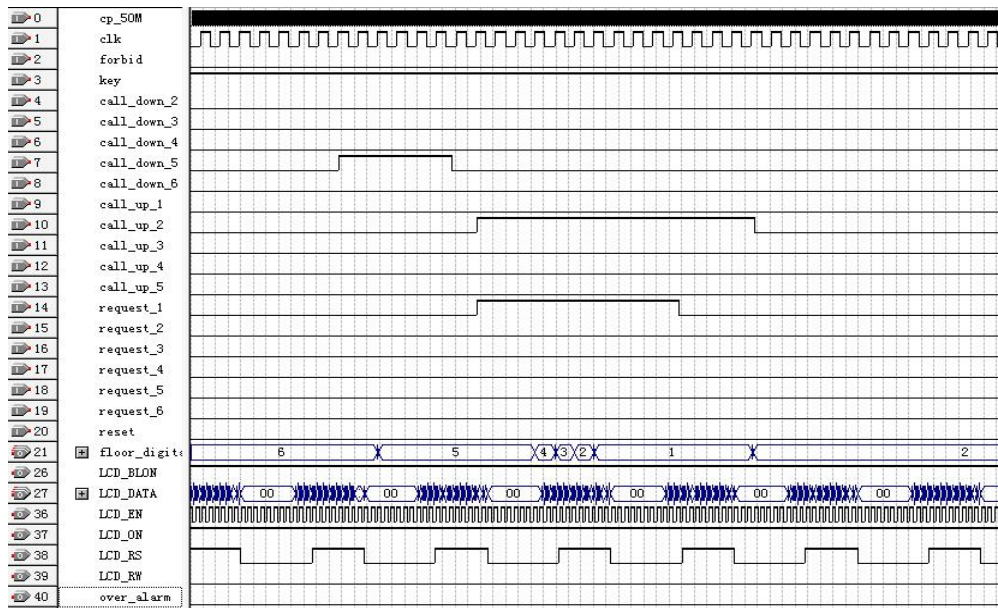


图 15 软件界面截图

(6) 电梯的强制运行按钮 forbid:

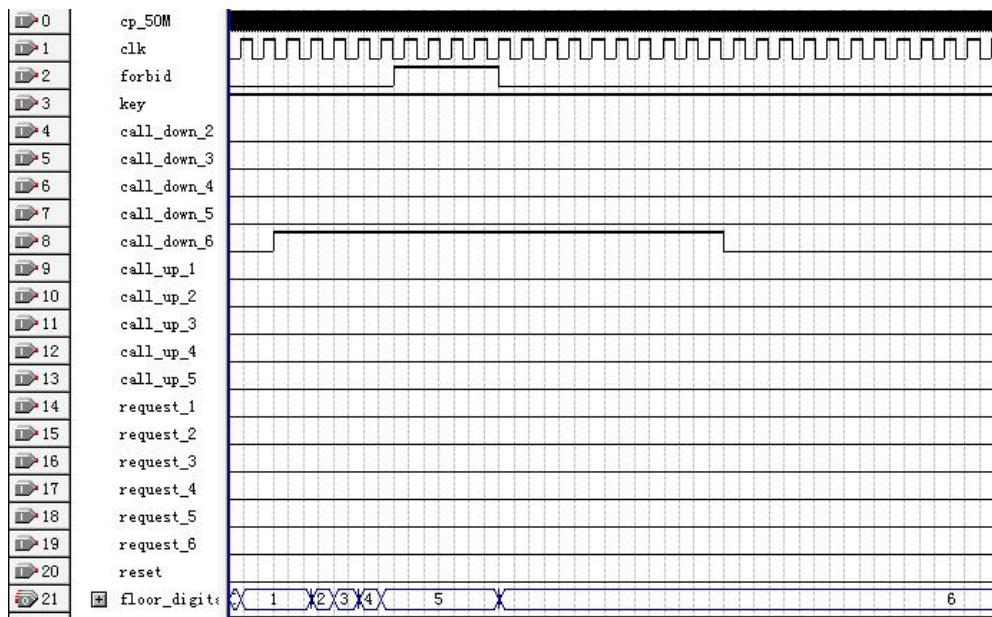


图 16 软件界面截图

### (三) 电梯控制系统的实验平台实现

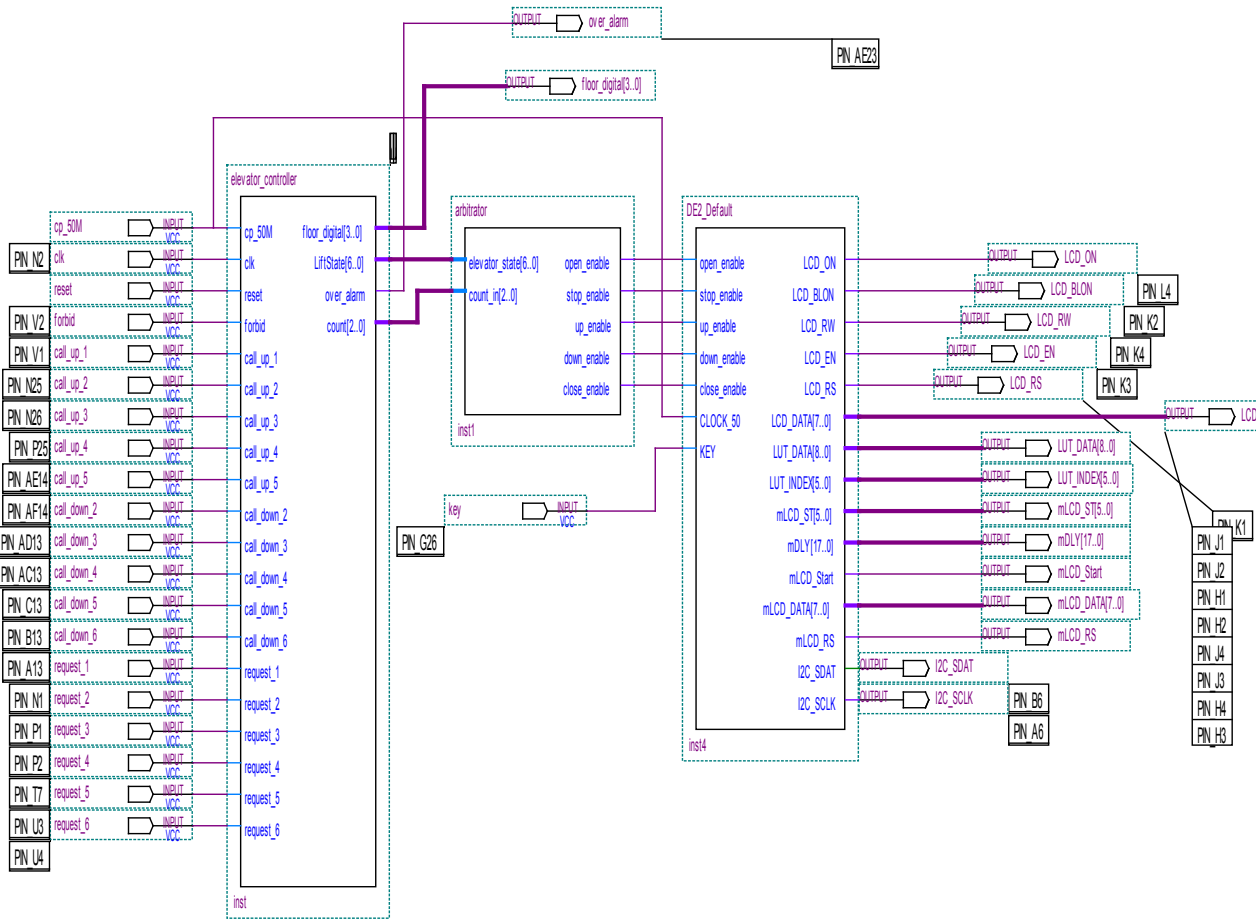


图 17 电梯控制系统



## 四、结论

我设计的智能电梯控制器应该可以实时接受各楼层的上下请求信号及电梯内部的停靠请求，然后根据这些请求实现对电梯正确的控制：

除了顶层和底层外，各楼层均设有上下请求开关，顶层和底层分别设有下降和上升请求开关，这一点应该不难理解；电梯内设有乘客到达层次的请求开关。

电梯每 1s 上升或下降一层

电梯到达有停站请求的楼层后，经过 1s 后电梯门打开，开门指示灯亮，开门 5s 后电梯指示灯灭，电梯继续运行，直至运行完最后一个请求后停靠在当前层。

以上是我们所应实现的基本功能。我在序言中也讲到了，“应用有限状态机”实现电梯的实时控制是最好不过的方法了，通过我的分析以及参考图书馆的有关书籍，也少不了参照一些网上的程序，最后总结出了电梯正常运行的七个状态：

上升、下降、上升的过程中途停止、下降的过程中途停止、开门、关门、等待状态。

## 参考文献

- [1]潘松,黄继业. EDA 实用技术教程[M]. 北京:科学出版社, 2010. 1:1-100.
- [2]何道君,刘皖. FPGA 设计与应用[M]. 北京:清华大学出版社, 2015:3-16.
- [3]褚振勇,翁木云. FPGA 设计及应用[M]. 西安:西安电子科技大学出版社, 2010. 5:1-100.
- [4]刘福奇. FPGA 嵌入式项目开发实战[M]. 北京:电子工业出版社, 2015: 2-13.
- [5]罗苑棠. CPLD\FPGA 常用模块与综合系统设计实例精讲[M]. 北京:电子工业出版社, 2012. 10: 64-70.
- [6]延明,张亦华. 数字电路 EDA 技术入门[M]. 北京:电子工业出版社, 2010: 80-83.
- [7]陈雪松. VHDL 入门与应用[M]. 北京:人民邮电出版社, 2010. 9:9-50.
- [8]侯伯亨. VHDL 硬件描述语言与数字逻辑设计[M]. 西安:西安电子科技大学出版社, 2010: 5-7.
- [9]赵雅兴. FPGA 原理及应用[M]. 天津:天津大学出版社, 2011. 6:5-20.

## 致谢

回忆毕业设计的历程，对那些引导我、帮助我、激励我的人心中充满了感激。

首先要感谢导师王老师，虽然我们是在开始毕设时才算真正的认识，但他却能以一位长辈的风范来容谅我的无知，给我不厌其烦的指导，从毕业设计的定题、开发过的疑难解决到毕业设计的概要、写作方式以及用词造句、标点符号，倾注了王老师大量的心血。在此期间，深深受益于王老师的关心、爱护和谆谆教导。能在王老师手下做毕设，我为自己感到庆幸。在此谨向王老师表示我最诚挚的敬意和感谢！同时，感谢所有教导过我、关心过我的老师以及电梯学院的所有老师。他们为我的学业倾注了大量心血，为人师表的风范令我敬仰，严谨治学的态度令我敬佩。最后再次我非常感谢王老师对我的帮助。

